

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-219491

(43)Date of publication of application : 19.08.1997

(51)Int.Cl.

H01L 23/50

(21)Application number : 08-022666

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 08.02.1996

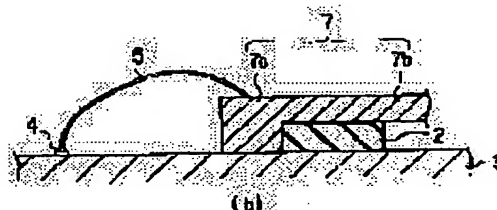
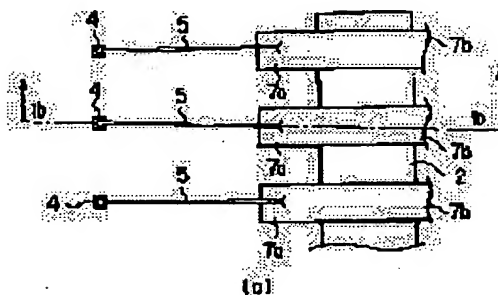
(72)Inventor : HORI MASAHIKO

## (54) LEAD FRAME AND SEMICONDUCTOR DEVICE

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To enhance a semiconductor device in connection reliability by a method wherein a lead frame is equipped with inner leads each composed of a tip part where a wire is bonded and a lead-out part which is formed in one piece with the tip part, and the inner lead is set thicker than the lead-out part.

**SOLUTION:** An inner lead 7 is composed of a tip part 7a where a wire is bonded and a lead-out part 7b which is formed in one piece with the tip part 7a, wherein the tip part 7a is set thicker than the lead-out part 7b. For instance, the inner lead 7 except its connecting peripheral part 7a is made thin by etching and the like, whereby the inner lead 7 has a stepped structure that the connecting peripheral part 7a is set thicker than the rest part. The inner lead 7 is bonded and fixed to a semiconductor chip 3 with an insulating tape 2 whose thickness is equivalent to a thickness difference between the peripheral part 7a and the rest part of the lead frame 7. A wire 5 is bonded to a part of the inner lead 7 under which no insulating tape 2 is present.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's

decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

{JP,09-219491,A}

\* NOTICES \*

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.\*\*\*\* shows the word which can not be translated.

3.In the drawings, any words are not translated.

---

CLAIMS

---

[Claim(s)]

[Claim 1] The leadframe to which it has a part for the point by which bonding is carried out, and the derivation portion formed in this in one, the thickness for the aforementioned point is formed more thickly than the aforementioned derivation portion, and a wire is characterized by the bird clapper.

[Claim 2] The semiconductor device characterized by providing the following. The leadframe to which it has a part for the point by which bonding is carried out, and the derivation portion formed in this in one, and comes to form the thickness for the aforementioned point more thickly than the aforementioned derivation portion The semiconductor chip which has a pad The insulating tape which is arranged between the aforementioned derivation portion and the aforementioned semiconductor chip, and fixes the aforementioned leadframe to the aforementioned semiconductor chip The bonding wire which connects a part for the aforementioned pad and the aforementioned point

[Claim 3] The semiconductor device characterized by providing the following. The leadframe to which it has a part for the point by which bonding is carried out, and the derivation portion formed in this in one, and comes to form the thickness for the aforementioned point more thickly than the aforementioned derivation portion The semiconductor chip which has a pad The insulating tape which is arranged between each of the aforementioned derivation portion, the aforementioned semiconductor chip, and the part for the aforementioned point and the aforementioned semiconductor chip, and fixes the aforementioned leadframe to the aforementioned semiconductor chip The bonding wire which connects a part for the aforementioned pad and the aforementioned point

[Claim 4] The thickness of the aforementioned semiconductor chip and the aforementioned insulating tape of the between for the aforementioned point is a semiconductor device according to claim 3 characterized by having become 80% or less of the width of face between the aforementioned semiconductor chip and the aforementioned derivation portion.

[Claim 5] The semiconductor device according to claim 3 with which the sum of the thickness of the insulating tape between a part for the aforementioned point and the aforementioned semiconductor chip and the thickness for the aforementioned point is characterized by being the same as the sum of the thickness of the aforementioned insulating tape between the aforementioned derivation portion and the aforementioned semiconductor chip, and the thickness of the aforementioned derivation portion.

---

[Translation done.]

**\* NOTICES \***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

**DETAILED DESCRIPTION**

---

[Detailed Description of the Invention]

[0001]

[The technical field to which invention belongs] This invention relates to improvement of the leadframe which starts a leadframe and a semiconductor device, especially fixes an inner lead using a tape.

[0002]

[Description of the Prior Art] Drawing 4 (a) and (b) are the enlarged views showing the cross section near the inner lead of the leadframe of the semiconductor device of the conventional lead-on chip (it is hereafter described as LOC) structure.

[0003] As shown in drawing 4 (a), in this semiconductor device, the inner lead 1 is being pasted up and fixed to the semiconductor chip 3 with the insulating tape 2 formed by the resin.

[0004] And bonding of point part 1a of an inner lead 1, and the pad 4 on a semiconductor chip 3 is carried out by the bonding wire (it is hereafter described as a wire) 5. Hereafter, the portion into which bonding on an inner lead 1 is performed is described as a connection periphery. Although not illustrated especially, as everyone knows, an inner lead 1 is the external terminal which derives a signal from a package, and really fabricated, and the leadframe is formed.

[0005] Moreover, an inner lead 1 is made into etching or an inner lead configuration predetermined by carrying out press working of sheet metal in the metal plate of uniform board thickness, and the thickness is uniform at the leadframe 1 whole.

[0006]

[Problem(s) to be Solved by the Invention] However, there are the following problems with the above composition. As shown in drawing 4 (b), since the inner lead 1 of LOC structure is on an insulating tape 2, at the time of wirebonding by the side of the inner lead 1 by the bonding tool 6, its connection periphery 1 is depressed and it is crowded. Consequently, there was a problem that the case where connection between a wire 5 and an inner lead 1 cannot be performed arose. That is, the reliability of the package at the time of using an insulating tape 2 falls. Then, in order to raise the mechanical strength of the inner lead 1 at the time of bonding, it is possible to thicken frame \*\*. However, this method is not suitable for thin shape-ization of a semiconductor device. Moreover, in order to secure the reliability of connection of an inner lead 1 and a wire 5, a certain moderate thing made thick is also considered in the width of face of an inner lead 1. However, by this method, there is a problem that it cannot respond to the densification which will progress increasingly from now on. Moreover, there is the same problem as the above also in inner lead bonding, such as a KUWADDO flat package with a heat spreader (it is hereafter described as HQFP).

[0007] This invention is made in consideration of the above situations, and the purpose is in offering the semiconductor device using a leadframe and this with the high reliability of connection.

[0008]

[Means for Solving the Problem] In order to solve the above-mentioned technical problem and to attain the purpose, the following meanses were provided in the leadframe and semiconductor device of this invention.

(1) The leadframe of this invention indicated to the claim 1 has a part for the point by which bonding is carried out, and the derivation portion formed in this in one, the thickness for the aforementioned point is formed more thickly than the aforementioned derivation portion, and a wire is in it.

[0009] In the leadframe of the above-mentioned this invention, since the amount of aforementioned point is thicker than other portions, at the time of the bonding for the aforementioned point, it becomes possible to abolish that the amount of aforementioned point sinks like before, and positive bonding can be performed.

(2) The semiconductor device of this invention indicated to the claim 2 had a part for the point by which bonding is carried out, and the derivation portion formed in this in one, and is equipped with the leadframe to which it comes to form the thickness for the aforementioned point more thickly than the

aforementioned derivation portion, and the semiconductor chip which has a pad. Moreover, it has been arranged between the aforementioned derivation portion and the aforementioned semiconductor chip, and has the bonding wire which connects the insulating tape which fixes the aforementioned leadframe to the aforementioned semiconductor chip, and a part for the aforementioned pad and the aforementioned point.

[0010] In the semiconductor device of the above-mentioned this invention, the thickness for the aforementioned point is thicker than other portions, and since there is no aforementioned insulating tape between a part for the aforementioned point, and the aforementioned semiconductor chip, there is no subduction for the aforementioned point at the time of the bonding by the side of the aforementioned leadframe. Therefore, the bonding strength for a wire and the aforementioned point improves. Therefore, the reliability of a joint improves.

[0011] The semiconductor device of this invention indicated to the claim 3 had a part for the point by which bonding is carried out, and the derivation portion formed in this in one, and is equipped with the leadframe to which it comes to form the thickness for the aforementioned point more thickly than the aforementioned derivation portion, and the semiconductor chip which has a pad. It has been arranged between each of the aforementioned derivation portion, the aforementioned semiconductor chip, and the part for the aforementioned point and the aforementioned semiconductor chip, and has the bonding wire which connects the insulating tape which fixes the aforementioned leadframe to the aforementioned semiconductor chip, and a part for the aforementioned pad and the aforementioned point.

[0012] In the semiconductor device of the above-mentioned this invention, since the aforementioned insulating tape between a part for the aforementioned point and the aforementioned semiconductor chip is thin, the subduction for the aforementioned point at the time of the bonding by the side of the aforementioned leadframe is small. Therefore, positive bonding can be performed. Furthermore, since the aforementioned insulating tape exists also in the lower part for the aforementioned point, insulation resistance is securable between the aforementioned semiconductor chip and a leadframe.

[0013] Moreover, as shown in a claim 4, the thickness of the aforementioned semiconductor chip and the aforementioned insulating tape of the between for the aforementioned point has become 80% or less of the width of face between the aforementioned semiconductor chip and the aforementioned derivation portion.

[0014] In the semiconductor device of the above-mentioned this invention, since the thickness of the aforementioned semiconductor chip and the aforementioned insulating tape of the between for the aforementioned point has become 80% or less of the width of face between the aforementioned semiconductor chip and the aforementioned derivation portion, insulation resistance sufficient between parts for the aforementioned semiconductor chip and the aforementioned point is secured, and positive bonding is performed.

[0015] Moreover, as shown in a claim 5, the sum of the thickness of the insulating tape between a part for the aforementioned point and the aforementioned semiconductor chip and the thickness for the aforementioned point is the same as the sum of the thickness of the aforementioned insulating tape between the aforementioned derivation portion and the aforementioned semiconductor chip, and the thickness of the aforementioned derivation portion.

[0016] In the semiconductor device of the above-mentioned this invention, since the sum of the thickness of the aforementioned insulating tape between a part for the aforementioned point and the aforementioned semiconductor chip and the thickness for the aforementioned point is the same as the sum of the thickness of the aforementioned insulating tape between the aforementioned derivation portion and the aforementioned semiconductor chip, and the thickness of the aforementioned derivation portion, there is no change of the total thickness of the aforementioned leadframe and the aforementioned insulating tape, therefore processing and a bonding process become easy.

[0017]

[Embodiments of the Invention] Hereafter, the form of operation of this invention is explained with reference to a drawing. In addition, the same sign is given to the same part as the conventional example of drawing 4, the explanation is omitted, and only a different part is explained.

(Form of the 1st operation) Drawing 1 (a) is the plan of the semiconductor device concerning the form of operation of the 1st of this invention, and drawing 1 (b) is a cross section which meets the 1b-1b line of drawing 1 (a).

[0018] As shown in drawing 1 (a), on the semiconductor chip 3, the inner lead 7 is being pasted up and fixed with the insulating tape 2. Moreover, as shown in drawing 1 (b), the inner lead 7 is made into a two-step configuration to which the thickness of connection periphery 7a becomes thicker than other portions. Such a configuration is acquired by carrying out ETCHING removal of the portion except connection periphery 7a of an inner lead 7 in the thickness direction beforehand, or, for example, pasting up the material of predetermined thickness on connection periphery 7a etc. And the insulating tape 2 is

formed in the position shifted from above-mentioned connection periphery 7a of an inner lead 7, and this insulating tape 2 has the thickness equivalent to the difference of the thickness of connection periphery 7a of an inner lead 7, and the other portion. And the wire 5 is connected to the part where the insulating tape 2 does not exist in the connection periphery 7a top of above-mentioned in NADO 7, i.e., the lower part.

[0019] In the form of the above-mentioned operation, the thickness of connection periphery 7a of an inner lead 7 is thicker than other portions, and since the insulating tape 2 does not exist in the lower part of connection periphery 7a, at the time of wirebonding, it is lost that connection periphery 7a sinks like before, and positive bonding can be performed. Therefore, the reliability of a joint improves.

(Form of the 2nd operation) Drawing 2 is the cross section of the semiconductor device concerning the form of operation of the 2nd of this invention. The point that the semiconductor device in the form of this 2nd operation differs from the thing of the form of implementation of the above 1st is that the insulating tape 8 exists also in the lower part of connection periphery 7a.

[0020] That is, the insulating tape 8 is constituted from the 2nd partial 8b which exists in the lower part of 1st partial 8a with the thin thickness which exists in the lower part of connection periphery 7a, and portions other than a connection periphery, and has thickness thicker than 1st partial 8a by the form of this 2nd operation.

[0021] In addition, it changes into the insulating tape 8 with which 1st partial 8a with thickness thin as mentioned above and 2nd thick partial 8b were unified, and you may make it use two kinds, the thin insulating tape of thickness, and a thick insulating tape.

[0022] In the form of the above-mentioned operation, since the thickness of connection periphery 7a of an inner lead 7 is thicker than other partial 7b and the thickness of 1st partial 8a of the insulating tape 8 which exists in the lower part is thin, like the thing of the form of the 1st operation, it is lost that a connection periphery sinks like before and positive bonding can be performed at the time of wirebonding. And in the thing of the form of this 2nd operation, since 1st partial 8a of an insulating tape 8 exists also in the lower part of connection periphery 7a of an inner lead 7, insulation resistance sufficient between a semiconductor chip 3 and an inner lead 7 is securable.

[0023] In addition, it is desirable for partial 7a which thickens frame \*\* of an inner lead 7, or 1st partial 8a which makes thickness of an insulating tape 8 thin to be a part for a point 1mm or less from the tip of an inner lead 7 at least. This is because it is small ineffective, so that it separates from the portion into which bonding is performed. Moreover, it is desirable that it is especially the portion (connection periphery) in which partial 7a which thickens frame \*\* of an inner lead 7, or 1st partial 8a which makes thickness of an insulating tape 8 thin includes the 200-micrometer neighborhood from the tip of the inner lead 7 to which bonding is performed. When it takes into consideration including the point of the ease of fabrication, as for this connection periphery, it is desirable that it is a part for the point from the tip of an inner lead 7 to about 500 micrometers.

[0024] Next, in the semiconductor device of this invention, the result which measured the Peel intensity ratio at the time of changing variously the difference b of the thickness of connection periphery 7a of an inner lead 7 and the thickness of other partial 7b is explained. Drawing 3 (a) is the cross section of the semiconductor device concerning the gestalt of operation of this invention used for the measurement. Drawing 3 (b) is drawing explaining the result.

[0025] As shown in drawing 3 (a), the aforementioned difference b sets to 100, the connection resilience of a wire 5 and INNADO 7, i.e., Peel intensity, in the case of being the same as thickness a of 2nd partial 8b of the aforementioned insulating tape. As shown in drawing 3 (b), the ratio of the Peel intensity at the time of making the difference b of the aforementioned thickness into 80% - 10% of the aforementioned thickness a and the Peel intensity considered as the above 100 is shown as a Peel intensity ratio.

[0026] When the difference b of the aforementioned thickness becomes 10% of thickness a of 2nd partial 8b of the aforementioned insulating tape (i.e., when thickness c of 1st partial 8a of the insulating tape of a connection periphery becomes 90% of the aforementioned thickness a), the Peel intensity ratio is set to 16. Similarly, when the aforementioned difference b becomes 80% of the aforementioned thickness a, the 20%, i.e., aforementioned thickness c, of the aforementioned thickness a, the Peel intensity ratio is set to 53 and the Peel intensity improves remarkably.

[0027] Moreover, when the aforementioned difference b and the aforementioned thickness c become 50% of the aforementioned thickness a to \*\*, the Peel intensity ratio is set to 84. When the aforementioned difference b and the aforementioned thickness c become 80% of the aforementioned thickness a, and 20%, respectively, the Peel intensity ratio is set to 96. From the point of balance with insulation and the Peel intensity, the aforementioned difference b gets the aforementioned thickness a blocked 50% to 80%, and 80% - 50% of the aforementioned thickness a has the aforementioned desirable thickness c.

[0028] Moreover, the case where the thickness of the thickness of inner lead 7a of a connection periphery

and 1st partial 8a of an insulating tape, and inner lead 7b other than a connection periphery and 2nd partial 8b of an insulating tape is the same is desirable. This is because processing and a bonding process become easy, when there is no change of the total thickness of an inner lead 7 and an insulating tape 8. [0029] In addition, although the case where the bottom of an inner lead 7 was a semiconductor chip 3 was explained, even if it carries out to HQFP whose bottom of an inner lead 7 is not the semiconductor chip 3 but a heat spreader, there is same effect.

[0030]

[Effect of the Invention] As explained above, according to this invention, the semiconductor device using a leadframe and this with the high reliability of connection can be offered.

---

[Translation done.]

**\* NOTICES \***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. \*\*\*\* shows the word which can not be translated.

3. In the drawings, any words are not translated.

---

**DESCRIPTION OF DRAWINGS**

---

[Brief Description of the Drawings]

[Drawing 1] Drawing for explaining the semiconductor device concerning the gestalt of operation of the 1st of this invention.

[Drawing 2] The cross section for explaining the semiconductor device concerning the gestalt of operation of the 2nd of this invention.

[Drawing 3] Drawing for explaining the semiconductor device concerning the 1st of this invention, and the gestalt of the 2nd operation.

[Drawing 4] The cross section for explaining an example of the conventional semiconductor device.

[Description of Notations]

1 7 -- Inner lead

2 8 -- Insulating tape

3 -- Semiconductor chip

4 -- Pad

5 -- Wire

7a -- Connection periphery of an inner lead,

7b -- Portions other than the connection periphery of an inner lead,

8a -- The 1st portion of an insulating tape,

8b -- The 2nd portion of an insulating tape.

---

[Translation done.]



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-219491

(43) 公開日 平成9年(1997)8月19日

(51) Int.Cl.<sup>6</sup>

H01L 23/50

識別記号

庁内整理番号

F I

H01L 23/50

技術表示箇所

Y  
M  
S

審査請求 未請求 請求項の数 5 O L (全 5 頁)

(21) 出願番号

特願平8-22666

(22) 出願日

平成8年(1996)2月8日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 堀 将彦

神奈川県川崎市幸区小向東芝町1番地 株  
式会社東芝多摩川工場内

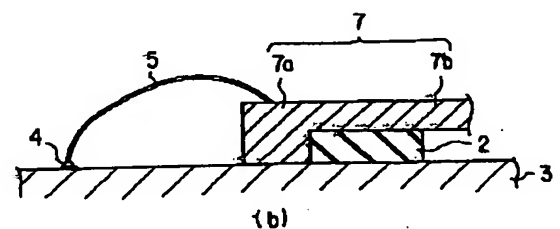
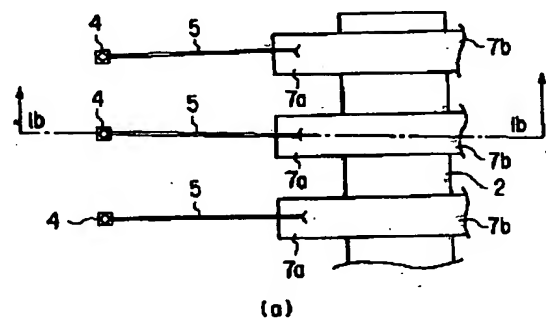
(74) 代理人 弁理士 鈴江 武彦

(54) 【発明の名称】 リードフレーム及び半導体装置

(57) 【要約】

【課題】 接続の信頼性の高いリードフレーム及びこれを用いた半導体装置を提供することを目的としている。

【解決手段】 本発明は、ボンディングされる接続周辺部7aとこれに一体的に形成された導出部分7bとを有し、接続周辺部7aの厚さが導出部分7bよりも厚く形成されてなるリードフレーム7と、パッド4を有する半導体チップ3と、導出部分7bと半導体チップ3との間に配置されて、導出部分7bと半導体チップ3とを絶縁すると共に固定する絶縁テープ2と、パッド4と前記接続周辺部7aとをボンディングするワイヤ5とを備えている。



(2)

## 【特許請求の範囲】

【請求項1】ワイヤがボンディングされる先端部分とこれに一体的に形成された導出部分とを有し、前記先端部分の厚さが前記導出部分よりも厚く形成されてなることを特徴とするリードフレーム。

【請求項2】ボンディングされる先端部分とこれに一体的に形成された導出部分とを有し、前記先端部分の厚さが前記導出部分よりも厚く形成されてなるリードフレームと、

パッドを有する半導体チップと、  
前記導出部分と前記半導体チップとの間に配置されて、前記リードフレームを前記半導体チップに固定する絶縁テープと、

前記パッドと前記先端部分とを接続するボンディングワイヤとを備えたことを特徴とする半導体装置。

【請求項3】ボンディングされる先端部分とこれに一体的に形成された導出部分とを有し、前記先端部分の厚さが前記導出部分よりも厚く形成されてなるリードフレームと、

パッドを有する半導体チップと、  
前記導出部分と前記半導体チップ及び前記先端部分と前記半導体チップとのそれぞれの間に配置されて、前記リードフレームを前記半導体チップに固定する絶縁テープと、

前記パッドと前記先端部分とを接続するボンディングワイヤとを備えたことを特徴とする半導体装置。

【請求項4】前記半導体チップと前記先端部分の間の前記絶縁テープの厚さは、前記半導体チップと前記導出部分との間の幅の80%以下となっていることを特徴とする請求項3記載の半導体装置。

【請求項5】前記先端部分と前記半導体チップとの間の絶縁テープの厚さと前記先端部分の厚さとの和が、前記導出部分と前記半導体チップとの間の前記絶縁テープの厚さと前記導出部分の厚さとの和と同じであることを特徴とする請求項3記載の半導体装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】この発明は、リードフレーム及び半導体装置に係り、特にテープを使用してインナーリードを固定するリードフレームの改良に関する。

## 【0002】

【従来の技術】図4(a)(b)は、従来のリード・オン・チップ(以下、LOCと記す)構造の半導体装置のリードフレームのインナーリード付近の断面を示す拡大図である。

【0003】図4(a)に示すように、この半導体装置では、インナーリード1が、例えば樹脂で形成された絶縁テープ2により、半導体チップ3に接着、固定されている。

【0004】そして、インナーリード1の先端部分1a

2

と半導体チップ3上のパッド4とがボンディングワイヤ(以下、ワイヤと記す)5でボンディングされている。以下、インナーリード1上のボンディングが行われる部分を接続周辺部と記す。特に図示していないが、周知のようにインナーリード1はパッケージから信号を導出する外部端子と一体成形され、リードフレームが形成されている。

【0005】また、インナーリード1は、均一な板厚の金属板をエッチングまたはプレス加工することで所定のインナーリード形状とされ、その厚みはリードフレーム1全体で均一である。

## 【0006】

【発明が解決しようとする課題】しかしながら、上記のような構成では、下記のような問題がある。図4(b)に示すように、LOC構造のインナーリード1は絶縁テープ2上にあるため、ボンディングツール6によるインナーリード1側へのワイヤボンディング時、接続周辺部1が沈みこむ。この結果、ワイヤ5とインナーリード1との接続ができない場合が生じるという問題があった。つまり、絶縁テープ2を使用した場合のパッケージの信頼性が低下する。そこで、ボンディング時におけるインナーリード1の機械的強度を上げるために、フレーム厚を厚くすることが考えられる。しかし、この方法は半導体装置の薄型化に適さない。また、インナーリード1とワイヤ5の接続の信頼性を確保するため、インナーリード1の幅をある程度太くすることも考えられる。しかし、この方法では、今後益々進む高密度化に対応することができないという問題がある。また、ヒートスプレッド付きクワッド・フラット・パッケージ(以下、HQFPと記す)等のインナー・リード・ボンディングにおいても上記と同様な問題がある。

【0007】この発明は上記のような事情を考慮してなされたものであり、その目的は、接続の信頼性の高いリードフレーム及びこれを用いた半導体装置を提供することにある。

## 【0008】

【課題を解決するための手段】上記課題を解決し目的を達成するために、この発明のリードフレーム及び半導体装置においては以下の手段を講じた。

(1) 請求項1に記載した本発明のリードフレームは、ワイヤがボンディングされる先端部分とこれに一体的に形成された導出部分とを有し、前記先端部分の厚さが前記導出部分よりも厚く形成されている。

【0009】上記本発明のリードフレームにおいては、前記先端部分が他の部分より厚いので、前記先端部分とのボンディング時、従来のように前記先端部分が沈み込むことをなくすることが可能となり、確実なボンディングを行うことができる。

(2) 請求項2に記載した本発明の半導体装置は、ボンディングされる先端部分とこれに一体的に形成された導

(3)

3

出部分とを有し、前記先端部分の厚さが前記導出部分よりも厚く形成されてなるリードフレームと、パッドを有する半導体チップとを備えている。また、前記導出部分と前記半導体チップとの間に配置されて、前記リードフレームを前記半導体チップに固定する絶縁テープと、前記パッドと前記先端部分とを接続するボンディングワイヤとを備えている。

【0010】上記本発明の半導体装置においては、前記先端部分の厚さが他の部分より厚く、その前記先端部分と前記半導体チップとの間に前記絶縁テープが無いので、前記リードフレーム側のボンディング時の前記先端部分の沈み込みがない。従って、ワイヤと前記先端部分との接合強度が向上する。従って、接合部の信頼性が向上する。

【0011】請求項3に記載した本発明の半導体装置は、ボンディングされる先端部分とこれに一体的に形成された導出部分とを有し、前記先端部分の厚さが前記導出部分よりも厚く形成されてなるリードフレームと、パッドを有する半導体チップとを備えている。前記導出部分と前記半導体チップ及び前記先端部分と前記半導体チップとのそれぞれの間に配置されて、前記リードフレームを前記半導体チップに固定する絶縁テープと、前記パッドと前記先端部分とを接続するボンディングワイヤとを備えている。

【0012】上記本発明の半導体装置においては、前記先端部分と前記半導体チップとの間の前記絶縁テープが薄いので、前記リードフレーム側のボンディング時の前記先端部分の沈み込みが小さい。従って、確実なボンディングを行うことができる。さらに、前記先端部分の下部にも前記絶縁テープが存在するので、前記半導体チップとリードフレームとの間に絶縁抵抗を確保することができる。

【0013】また、請求項4に示すように、前記半導体チップと前記先端部分の間の前記絶縁テープの厚さは、前記半導体チップと前記導出部分との間の幅の80%以下となっている。

【0014】上記本発明の半導体装置においては、前記半導体チップと前記先端部分の間の前記絶縁テープの厚さが、前記半導体チップと前記導出部分との間の幅の80%以下となっているので、前記半導体チップと前記先端部分との間に十分な絶縁抵抗が確保され、及び確実なボンディングが行われる。

【0015】また、請求項5に示すように、前記先端部分と前記半導体チップとの間の絶縁テープの厚さと前記先端部分の厚さとの和が、前記導出部分と前記半導体チップとの間の前記絶縁テープの厚さと前記導出部分の厚さとの和と同じとなっている。

【0016】上記本発明の半導体装置においては、前記先端部分と前記半導体チップとの間の前記絶縁テープの厚さと前記先端部分の厚さとの和が、前記導出部分と前

4

記半導体チップとの間の前記絶縁テープの厚さと前記導出部分の厚さとの和と同じなので、前記リードフレームと前記絶縁テープの総厚の変化がなく、従って、加工、ボンディング工程が容易となる。

【0017】

【発明の実施の形態】以下、本発明の実施の形態について図面を参照して説明する。尚、図4の従来例と同一箇所には同一符号を付してその説明は省略し、異なる箇所についてのみ説明する。

10 (第1の実施の形態) 図1(a)は、本発明の第1の実施の形態に係る半導体装置の上面図であり、図1(b)は図1(a)の1b-1b線に沿う断面図である。

【0018】図1(a)に示すように、半導体チップ3上には、インナーリード7が絶縁テープ2によって接着、固定されている。また、図1(b)に示すように、インナーリード7は接続周辺部7aの厚みが他の部分よりも厚くなるような2段形状にされている。このような形状は、例えば、予めインナーリード7の接続周辺部7aを除く部分を厚み方向にエッチング除去するか、または接続周辺部7aに所定の厚さの材料を接着すること等により得られる。そして、絶縁テープ2はインナーリード7の上記接続周辺部7aからはずれた位置に設けられており、この絶縁テープ2はインナーリード7の接続周辺部7aとそれ以外の部分との厚さの差に相当する厚みを有している。そして、ワイヤ5は上記インナーリード7の接続周辺部7a上、すなわち、下部に絶縁テープ2が存在していない箇所に接続されている。

【0019】上記の実施の形態においては、インナーリード7の接続周辺部7aの厚さが他の部分よりも厚く、かつ接続周辺部7aの下部には絶縁テープ2が存在していないので、ワイヤボンディング時、従来のように接続周辺部7aが沈み込むことがなくなり、確実なボンディングを行うことができる。従って、接合部の信頼性が向上する。

(第2の実施の形態) 図2は、本発明の第2の実施の形態に係る半導体装置の断面図である。この第2の実施の形態における半導体装置が、上記第1の実施の形態のものとは異なっている点は、接続周辺部7aの下部にも絶縁テープ8が存在していることである。

40 【0020】すなわち、この第2の実施の形態では、絶縁テープ8が、接続周辺部7aの下部に存在する膜厚の薄い第1の部分8aと、接続周辺部以外の部分の下部に存在し及び第1の部分8aよりも厚い膜厚を有する第2の部分8bとから構成されている。

【0021】尚、上記のように膜厚の薄い第1の部分8aと厚い第2の部分8bとが一体化された絶縁テープ8に変えて、膜厚の薄い絶縁テープと厚い絶縁テープの2種類を用いるようにしてもよい。

【0022】上記の実施の形態においては、インナーリード7の接続周辺部7aの厚さが他の部分7bよりも厚

50

(4)

5

く、その下部に存在している絶縁テープ8の第1の部分8aの膜厚が薄いので、第1の実施の形態のものと同様に、ワイヤボンディング時、従来のように接続周辺部が沈み込むことがなくなり、確実なボンディングを行うことができる。しかも、この第2の実施の形態のものでは、インナーリード7の接続周辺部7aの下部にも絶縁テープ8の第1の部分8aが存在しているため、半導体チップ3とインナーリード7との間に十分な絶縁抵抗を確保することができる。

【0023】尚、インナーリード7のフレーム厚を厚くする部分7a、または、絶縁テープ8の厚さを薄くする第1の部分8aが少なくともインナーリード7の最先端から1mm以下の先端部分であることが望ましい。これは、ボンディングが行われる部分から離れるほど効果が小さくなるためである。また、インナーリード7のフレーム厚を厚くする部分7a、または、絶縁テープ8の厚さを薄くする第1の部分8aがボンディングが行われるインナーリード7の最先端から200 $\mu$ mの付近を含む部分（接続周辺部）であることが特に望ましい。成形の容易さの点を含めて考慮すると、この接続周辺部はインナーリード7の最先端から500 $\mu$ m程度までの先端部分であることが望ましい。

【0024】次に、本発明の半導体装置において、インナーリード7の接続周辺部7aの厚さと他の部分7bの厚さとの差bを種々変えた場合のピール強度比を測定した結果について説明する。図3(a)はその測定に用いた本発明の実施の形態に係る半導体装置の断面図である。図3(b)はその結果を説明する図である。

【0025】図3(a)に示すように、前記差bが、前記絶縁テープの第2の部分8bの厚さaと同じ場合のワイヤ5とインナーリード7との接続強度、つまりピール強度を100とする。図3(b)に示すように、前記厚さの差bを前記厚さaの80%~10%とした場合のピール強度と、前記100としたピール強度との比をピール強度比として示している。

【0026】前記厚さの差bが、前記絶縁テープの第2の部分8bの厚さaの10%となった場合、つまり接続周辺部の絶縁テープの第1の部分8aの厚さcが前記厚さaの90%となった場合、ピール強度比は1.6となる。同じく前記差bが前記厚さaの20%、つまり前記厚さcが前記厚さaの80%となった場合、ピール強度

6

比は5.3となり、ピール強度が著しく向上する。

【0027】また、前記差b、前記厚さcが共に前記厚さaの50%になった場合、ピール強度比は8.4となる。前記差b、前記厚さcがそれぞれ前記厚さaの80%、20%になった場合、ピール強度比は9.6となる。絶縁性とピール強度とのバランスの点から、前記差bが前記厚さaの50%~80%、つまり、前記厚さcが前記厚さaの80%~50%が望ましい。

【0028】また、接続周辺部のインナーリード7aと絶縁テープの第1の部分8aとの厚さと、接続周辺部以外のインナーリード7bと絶縁テープの第2の部分8bとの厚さが同じ場合が望ましい。これは、インナーリード7と絶縁テープ8の総厚の変化がないことによって、加工、ボンディング工程が容易となるためである。

【0029】尚、インナーリード7の下が半導体チップ3である場合について説明したが、インナーリード7の下が半導体チップ3でなくヒートスプレッドであるHQPFPに実施しても同様な効果がある。

【0030】

【発明の効果】以上説明したように、この発明によれば、接続の信頼性の高いリードフレーム及びこれを用いた半導体装置を提供できる。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態に係る半導体装置を説明するための図。

【図2】本発明の第2の実施の形態に係る半導体装置を説明するための断面図。

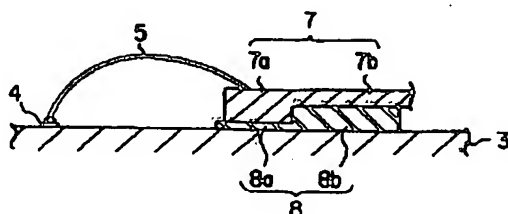
【図3】本発明の第1、第2の実施の形態に係る半導体装置を説明するための図。

【図4】従来の半導体装置の一例を説明するための断面図。

【符号の説明】

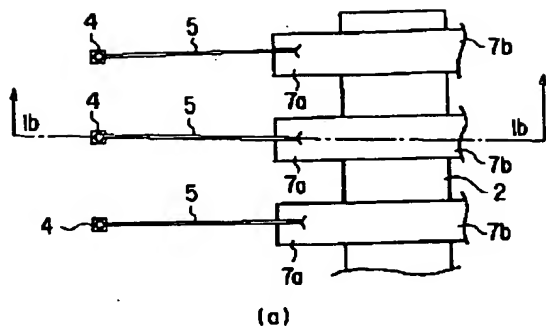
- 1、7…インナーリード、
- 2、8…絶縁テープ、
- 3…半導体チップ、
- 4…パッド、
- 5…ワイヤ、
- 7a…インナーリードの接続周辺部、
- 7b…インナーリードの接続周辺部以外の部分、
- 8a…絶縁テープの第1の部分、
- 8b…絶縁テープの第2の部分。

【図2】

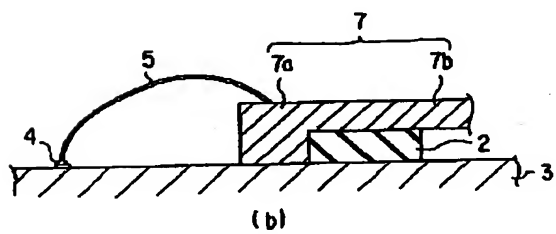
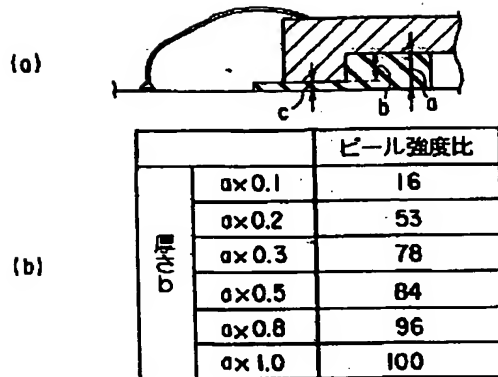


(5)

【図1】



【図3】



【図4】

